

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-8140

(43)公開日 平成5年(1993)1月19日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
B 2 3 Q 3/15		D 8612-3C		
B 2 5 J 15/06		Z 9147-3F		
B 6 5 H 5/00		C 7111-3F		
H 0 1 L 21/68		R 8418-4M		

審査請求 未請求 請求項の数4(全 6 頁)

(21)出願番号 特願平3-301834

(22)出願日 平成3年(1991)11月18日

(31)優先権主張番号 特願平2-418088

(32)優先日 平2(1990)12月28日

(33)優先権主張国 日本(JP)

(71)出願人 000004064

日本碍子株式会社

愛知県名古屋市瑞穂区須田町2番56号

(72)発明者 梅本 鎧一

愛知県豊田市広美町上之切62番地

(72)発明者 牛越 隆介

愛知県半田市新宮町1丁目106番地 日本
ガイシ新宮アパート206号

(72)発明者 新居 裕介

愛知県名古屋市瑞穂区市丘町2丁目38番2
日本碍子市丘寮

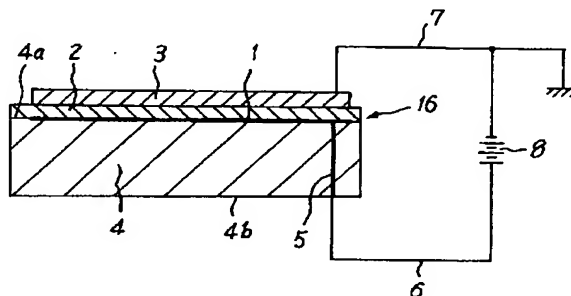
(74)代理人 弁理士 杉村 暁秀 (外5名)

(54)【発明の名称】 静電チャック

(57)【要約】

【目的】 熱CVD装置等のような、高温、中高真空の条件下でも好適に使用でき、ウェハーの加熱処理時にウェハーの反りや歪みを防止してウェハー全面を均熱化することである。

【構成】 膜状電極1が円盤状セラミックス基体4の主面4aに形成されている。この膜状電極1を覆うように、円盤状セラミックス基体4上に窒化珪素等からなる絶縁性誘電層2が形成され、一体化されている。これにより、膜状電極1はセラミックス基体4と絶縁性誘電層2との間に内蔵される。セラミックス基体4の内部には電極端子5が埋設され、この電極端子5の一端には膜状電極1が接続され、電極端子5の他端には電極ケーブル6が接続される。この電極ケーブル6は直流電源8の正極に接続され、直流電源8の負極がアース線7に接続される。絶縁性誘電層2は、気孔率3%以下、最大気孔の気孔径5 μ m以下のセラミックスからなる。



【特許請求の範囲】

【請求項1】 電極の一主面を絶縁性誘電層で被覆して構成され、該絶縁性誘電層上に被吸着物を静電的に吸着する静電チャックにおいて、前記絶縁性誘電層が気孔率3%以下、最大気孔の気孔径5 μ m以下のセラミックスからなることを特徴とする静電チャック。

【請求項2】 前記セラミックスの材料が窒化珪素、窒化アルミニウム、ベリリア、マグネシア、スピネル、純度97%以上のアルミナのいずれか一種であることを特徴とする請求項1記載の静電チャック。

【請求項3】 前記電極がセラミックス基体の一方の主面に形成され、更にこの一方の主面に前記絶縁性誘電層が前記電極を覆うように形成されている、請求項1記載の静電チャック。

【請求項4】 前記電極がセラミックス基体の一方の主面に形成され、更にこの一方の主面に前記絶縁性誘電層が前記電極を覆うように形成され、前記セラミックス基体の内部に抵抗発熱体が埋設され、この抵抗発熱体に通電して発熱させることにより前記被吸着物を加熱できるように構成された、請求項1記載の静電チャック。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、誘電材料や半導体材料等からなる試料を加工あるいは検査するにあたって、これら試料を電気的に固定し保持する静電チャックに関するものである。

【0002】

【従来の技術】半導体ウェハーを加工あるいは検査する工程においては、ウェハーを加工機あるいは検査機の所定の位置に固定し保持する必要がある。従来、このような場合の半導体ウェハー固定技術としては、メカニカル固定、真空チャック、静電チャックの各方式が知られており、例えば、半導体ウェハーの搬送用、露光、成膜、微細加工、洗浄、ダイシング等に使用されている。

【0003】一方、特に、CVD、スパッタ等の成膜プロセスにおける半導体ウェハー加熱、温度制御では、半導体ウェハーの被加熱面の温度を均一化できないと、半導体生産時の歩留り低下の原因になる。この場合、メカニカル固定では、半導体ウェハーの表面にピンが接触するため成膜が不均一になるとともに、例えば平盤状のヒーターのウェハー加熱面に半導体ウェハーを設置しても、ウェハー加熱時には、この半導体ウェハー全面が均等に押さえられているわけではないので、半導体ウェハーに反り、歪みが生じ、半導体ウェハーの一部分と平坦なウェハー加熱面との間に局所的に隙間が生じる。そして、例えば 10^{-3} Torr以下の中高真空中では、ガスの対流による熱伝導が微少であるため、半導体ウェハーのうち加熱面に接触している部分と隙間が生じている部分との間で温度差が非常に大きくなる。また、いわゆる真空チャックは、スパッタ、CVD装置等のような中高真空の

条件下では使用できない。

【0004】これに対し、静電チャックは、試料の平坦度を良くして固定することができ、かつ取扱いが簡単であるため、半導体製造分野において特に有用である。

【0005】静電的に試料を保持する静電チャックは、二つの互いに反対に荷電されたコンデンサ板の吸引力を利用するもので、電極、誘電層、および導電性または半導性の試料から構成される。このような静電チャックにおける試料の吸着力Fは、電極と導電性または半導性試料との間の誘電層に大きく影響され、一般に次式で表される。

$$F = (1/2) \epsilon_r \cdot \epsilon_0 \cdot S (V/t)^2 \quad (1)$$

但し、 ϵ_r : 誘電層の比誘電率

ϵ_0 : 真空の誘電率

S : 電極面積

V : 印加電圧

t : 誘電層の厚さ

【0006】上記(1)式からわかるように、誘電層の厚さtが薄いほど、また誘電層の比誘電率 ϵ_r が大きいくほど、低電圧で使用しても一定の吸着力Fを得ることができる。また、誘電層の絶縁耐圧が高いほど印加電圧を大きくすることができる。さらに、誘電層には試料が繰り返し固定されるため、耐摩耗性が要求される。

【0007】従来、静電チャックの用途には誘電層としてポリイミド膜あるいはセラミック膜が使用されていた。(例えば、「応用機械工学」誌1989年5月号128～133ページ等)。

【0008】

【発明が解決しようとする課題】しかしながら、静電チャックの誘電層としてポリイミド膜を用いた場合は耐摩耗性に問題があった。また、ポリイミド膜、セラミック膜を用いたいずれの場合も、例えば200℃以上の高温では絶縁耐圧の低下が著しいため、大きな電圧を印加することができなくなり、ウェハー等を保持するのに十分な吸着力が得られないという問題があった。すなわち、従来の静電チャックは高々200℃までしか使用できないものであった。本発明は上述した課題を解消して、200℃以上の高温、好ましくは400℃以上の温度まで使用可能な静電チャックを提供しようとするものである。

【0009】

【課題を解決するための手段】本発明は、電極の一主面を絶縁性誘電層で被覆して構成され、該絶縁性誘電層上に試料を静電的に吸着する静電チャックにおいて、前記絶縁性誘電層が気孔率3%以下、最大気孔の気孔径5 μ m以下のセラミックスからなることを特徴とする静電チャックに係わるものである。

【0010】

【実施例】

(実施例1) 図1は、本発明の実施例に係わる静電チャ

10

20

30

40

50

3

ック16を示す概略断面図である。図中1は膜状電極であり、円盤状セラミックス基体4の一方の主面4aに形成されている。そして、この膜状電極1を覆うように、円盤状セラミックス基体4の一方の主面4a上に、窒化珪素からなる絶縁性誘電層2が形成され、一体化されている。これにより、膜状電極1はセラミックス基体4と絶縁性誘電層2との間に内蔵される。セラミックス基体4の内部には電極端子5が埋設され、この電極端子5の一端には膜状電極1が接続され、電極端子5の他端には電極ケーブル6が接続されている。この電極ケーブル6は直流電源8の正極に接続され、直流電源8の負極がアース線7に接続される。

【0011】この静電チャックを動作させる際には、絶縁性誘電層2の上面に半導体ウエハー3等の被吸着物を載置し、被吸着物に対してアース線7を接触させ、この被吸着物と膜状電極1との間に電圧を印加することによって、被吸着物を絶縁性誘電層2上に固定、保持することができる。静電チャックにおいて大きな吸着力を得るには、ある程度誘電層の抵抗が低いことが条件となり、具体的には体積抵抗率が $10^1 \sim 10^2 \Omega \cdot \text{cm}$ 程度が最適とされている。

【0012】本実施例の絶縁性誘電層は窒化珪素から構成されているので、例えば熱CVD装置等の半導体製造装置に使用することができる。すなわち、熱CVD装置では、絶縁性誘電層は最大600℃にも加熱されるが、この温度に加熱されても窒化珪素で構成された絶縁性誘電層2の体積抵抗率は $10^1 \Omega \cdot \text{cm}$ であり、静電的に吸着力を得るに好適な値に留まるからである。さらに、本実施例では絶縁性誘電層2として、気孔率が3%以下、最大気孔の気孔径が5μm以下の窒化珪素を用いていることから、600℃の高温でも、絶縁性誘電層2の絶縁耐圧が高いため、ウエハー等を吸着するのに必要な直流電圧の印加が可能となり、十分な吸着力が得られる。絶縁性誘電層2に上記の窒化珪素を用いた本実施例では、誘電層2の膜厚を300μmとし、温度600度としたとき、印加直流電圧1000Vに対し1000g/cm²の吸着力が得られた。

【0013】これに対し、絶縁性誘電層2に気孔率が10%、最大気孔の気孔径が20μmの窒化珪素を用いた場合は、温度600℃において、吸着力1000g/cm²を得る前にセラミックス誘電層が絶縁破壊してしまい、静電チャックとして使用できなかった。

【0014】なお、絶縁性誘電層2に用いた窒化珪素の気孔率は、同一条件で作成した試料をアルキメデス法で測定して得た。また最大気孔の気孔径は、やはり同一条件で作成した試料5ケについて、研磨面中の10ケ所を走査型電子顕微鏡で観察した最大気孔数50の平均値で示した。

【0015】絶縁性誘電層2に用いた窒化珪素の気孔率、最大気孔の気孔径によって、上記のように印加でき

4

る電圧が異なった理由は次のように考えられる。すなわち、セラミックス中の気孔の誘電率は空気のそれと等しいため、セラミックス中に気孔が多数存在する場合、セラミックスの実効の誘電率が低下することとなる。これを対数混和則で考えると、例えば気孔が3%存在する場合の誘電率の低下は7%程度であるが、気孔が10%も存在すると誘電率の低下は20%にもなる。そのため、同一電圧を印加しても、得られる静電的吸着力は大きく低下する。またセラミックス中の気孔には、バルクの部分と比べると、バルクの比誘電率倍だけの電界がかかり、それだけ放電しやすいものとなる。さらに、絶縁耐圧は、発明者等の測定結果では図2に示すように、セラミックス中に存在する最大気孔の気孔径の略1/2乗に比例して変化するようである。例えば、比較例に示した最大気孔の気孔径が20μmの場合は、実施例の5μmの場合と比べると絶縁耐圧が半減した。このため、比較例の場合は、気孔が多いため実効の誘電率が低下し、さらに、温度が600℃と高いため絶縁耐圧が低下するのに加えて、気孔が大きい元来の絶縁耐圧が低いことから、所要の吸着力を得るに必要な直流電圧を印加できなくなったものと思われる。

【0016】上記の実施例では絶縁性誘電層が窒化珪素からなる場合を示した。しかし、高温、例えば600℃において、体積抵抗率が $10^1 \sim 10^2 \Omega \cdot \text{cm}$ 、比誘電率が窒化珪素と同等であれば、他の誘電性材料を使用できるものであることは、上記の説明から容易に推察されるところである。窒化珪素以外の材料としては、例えば、窒化アルミニウム、ベリリア、マグネシア、スピネル、純度97%以上のアルミナ等を挙げることができる。さらに、体積抵抗率、誘電率、絶縁耐圧を著しく低下させない限り、上記の材料を主成分としてその他の成分を含むセラミックスを用いることも可能である。

【0017】なお、本実施例では絶縁性誘電層の材料について示したが、図1に示すセラミックス基体4を上記絶縁性誘電層と同一の材料で構成することもできる。この場合は、絶縁性誘電層とセラミックス基体の熱膨脹が一致し、両者を一体に成形することが可能であるから、より好適である。

【0018】(実施例2) 本発明者は、上記した実施例1に示す知見に基づいて、特に半導体ウエハーを加熱処理する技術を中心に研究を進めた。既述したように、一応600℃程度もの高温で動作する静電チャックは実現できた。しかし、実際に半導体ウエハー等を加熱するには、問題も残っていることが解った。

【0019】即ち、本発明者は、まず図4に概略的に示すような装置を用いて、半導体ウエハー3を吸着しつつ加熱することを検討した。ここにおいて、静電チャック16B自体の構成は、前述した静電チャック16の構成と同様である。ただし、端子5Aを約90度屈曲させ、端子5Aの一方の端部を膜状電極1に接続させ、他端を、セラミッ

10

20

30

40

50

5

クス基体4の側周面4cに露出させた。こうした静電チャック16Bも、高温、高真空中で良好に使用できる。

【0020】こうした静電チャック16B（又は16）を前提とし、半導体ウエハーを吸着しつつ加熱する訳であるが、この加熱を良好に行うことが難しいことが解った。即ち、本発明者は、ステンレスヒーター13の発熱面13aに、セラミックス基体4の他方の主面4bを載置した。このステンレスヒーター13においては、円盤状基体14がステンレススチールから形成され、円盤状基体14の内部に抵抗発熱体15が埋設されている。抵抗発熱体15の両端部に、それぞれケーブル12が接続され、一対のケーブル12が交流電源11に接続されている。

【0021】しかし、スーパークリーン状態を必要とする半導体製造用装置では、デポジション用ガス、エッチング用ガス、クリーニング用ガスとして塩素系ガス、弗素系ガス等の腐食性ガスが使用されている。このため、半導体製造用装置内では、ステンレススチールに高温の腐食性ガスが暴露されるので、好ましくないパーティクルが発生した。

【0022】更に、絶縁性誘電層2の表面と半導体ウエハー3とは密着している。しかし、ステンレスヒーター13の発熱面13aと主面4bとは、完全に密着しているわけではなく、100 μm 以下の隙間が生ずる。この僅かな隙間が、半導体製造装置においては重大である。即ち、1 Torr以上の圧力があれば、ガス分子の挙動は粘性流域にあり、ガス分子による熱移動（熱伝達）があるので、発熱面13aの熱が静電チャック16Bに比較的良く伝わる。しかし、 10^{-3} Torr以下の中高真空中では、ガスの挙動が分子流域に以降し、ガスの対流による伝導が極めて小さくなる。

【0023】このため、中高真空条件下では、発熱面13aと主面4bとの間で熱が良く伝わらず、熱損失が大きくなり、しかもステンレスヒーター13の出力を変化させても、半導体ウエハー3の温度変化の応答性が悪かった。しかも、隙間の大きさにも、場所によって大小があり、かつ隙間の大きさが少し変わっても、温度はかなり著しく変化する。このため、半導体ウエハー3を全面に亘って均一に加熱することも困難であった。

【0024】そこで、本発明者は、図3に概略的に示すような静電チャック16Aを開発した。この静電チャック16Aのうち、膜状電極1、絶縁性誘電層2、端子5等の構成は、図1に示したものと同様であるので、その説明は一部省略することがある。

【0025】円盤状のセラミックス基体4の内部に抵抗発熱体10が埋設されている。セラミックス基体4自体を主面4a側から平面的にみると、抵抗発熱体10が渦巻状に埋設されている。抵抗発熱体10自体の形状をみると、螺旋状に巻回されている。抵抗発熱体10の両端部には、例えば円柱形状の端子9がそれぞれ接続され、各端子9がセラミックス基体4に埋設、固定されている。各端子9

6

の端面が、主面4bにそれぞれ露出しており、これらの端面にケーブル12が接合されている。一対のケーブル12は、それぞれ交流電源11に接続されている。図示省略したスイッチを作動させることにより、抵抗発熱体10に通電し、発熱させる。

【0026】抵抗発熱体10、端子9の材質はセラミックス基体4と熱膨張率が近いものとするのが好ましい。セラミックス基体4を窒化珪素で形成した場合には、抵抗発熱体の材質をタングステン、モリブデン、白金等とすることが好ましい。

【0027】半導体ウエハー3を加熱処理する際には、絶縁性誘電層2のウエハー吸着面にウエハー3を設置し、ウエハー3に対してアース線7を接触させる。そして、膜状電極1に正電荷を蓄積して絶縁性誘電層2を分極させ、絶縁性誘電層2のウエハー吸着面側に正電荷を蓄積させる。それと共に、ウエハー3に負電荷を蓄積させ、誘電層2とウエハー3との間のクーロン引力により、ウエハー3をウエハー吸着面へと吸着させる。これと共に、抵抗発熱体10を発熱させてウエハー吸着面を所定温度に加熱する。

【0028】こうした静電チャックによれば、ウエハー3をウエハー吸着面へとクーロン力によって全面で吸着しつつ、同時にウエハー吸着面を加熱してウエハーを加熱することができる。従って、特に中高真空中で、ウエハーの全面に亘って、温度の追従性が良くなり、ウエハー3全体を均熱化させることができ、ウエハー3とウエハー加熱面との間の隙間によるウエハーWの均熱性の低下が生じない。従って、ウエハー3の熱処理をウエハー全面に亘って均一に行うことができ、半導体の歩留り低下を防止することができる。

【0029】更に、セラミックス基体4の内部に抵抗発熱体10が埋設され、また膜状電極1が絶縁性誘電層2とセラミックス基体4との間に内蔵されているので、ステンレスヒーターを用いる場合のような汚染は生じない。更に、熱源である抵抗発熱体10をセラミックス基体4内に埋設してあるので、静電チャックの外部に熱源を設置するのと比べて、熱効率が格段に高い。特に、 10^{-3} Torr以下の中高真空下においては、外部熱源からの熱は前述したように極めて伝わりにくいので、本実施例のように抵抗発熱体を静電チャックに内蔵させることが、極めて効果的である。

【0030】図3、図4に示す各加熱設備について、熱効率と均熱性を比較する実験を実施した。セラミックス基体4、絶縁性誘電層2の材質としては、気孔率2%、最大気孔の気孔径3 μm の窒化珪素セラミックスを用いた。半導体ウエハー3の直径は8インチとした。ステンレスヒーター13と静電チャック16Bとは互いに対して加圧し、発熱面13aと主面4bとの隙間を100 μm 以下とした。半導体製造装置内の圧力を 1×10^{-6} Torrとし、交流電源11の印加電圧を1000Vとした。

10

20

30

40

50

【0031】図3に示す装置においては、半導体ウェハー3表面の平均温度が300℃となったとき、絶縁性誘電層2の表面温度は320℃であり、半導体ウェハー3の表面温度のバラツキは±3℃であった。図4に示す装置においては、半導体ウェハー3の表面の平均温度が300℃となったとき、ステンレスヒーター13の表面温度は580℃であり、半導体ウェハー3の表面温度のバラツキは±15℃であった。

【0032】

【発明の効果】本発明に係わる静電チャックによれば、絶縁性誘電層を気孔率3%以下、最大気孔の気孔径5μm以下の窒化珪素等から構成しているのので、例えば熱CVD装置等のような高温、中高真空中でも、絶縁性誘電層が、静電氣的吸着力を発揮するに好適な体積抵抗率、誘電率を保持し、絶縁耐圧も大きく低下しないため、半導体ウェハー等の吸着を行なうことができる。

【図面の簡単な説明】

【図1】本発明の実施例に係わる静電チャック16を示す概略断面図である。

【図2】温度600℃における、絶縁耐圧と本実施例の*20

* 窒化珪素セラミックスの最大気孔の大きさとの関係を示すグラフである。

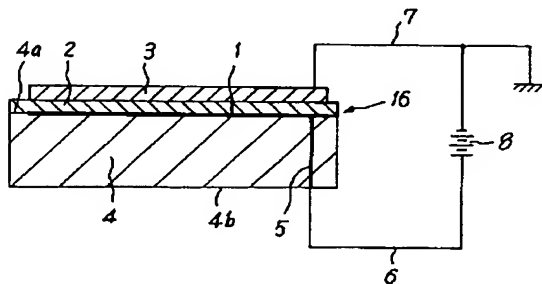
【図3】静電チャック16Aを示す概略断面図である。

【図4】ステンレスヒーター13と静電チャック16Bとを積み重ねた状態を示す概略断面図である。

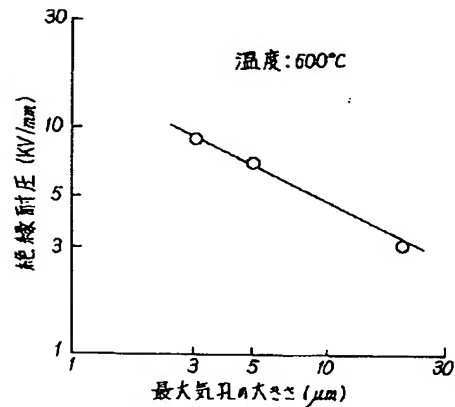
【符号の説明】

- 1 膜状電極
- 2 絶縁性誘電層
- 3 半導体ウェハー
- 4 セラミックス基体
- 4a 一方の主面
- 4b 他方の主面
- 5, 5A 電極端子
- 6 電極ケーブル
- 7 アース線
- 8 直流電源
- 9 端子
- 10 抵抗発熱体
- 16, 16A, 16B 本発明の実施例に係る静電チャック

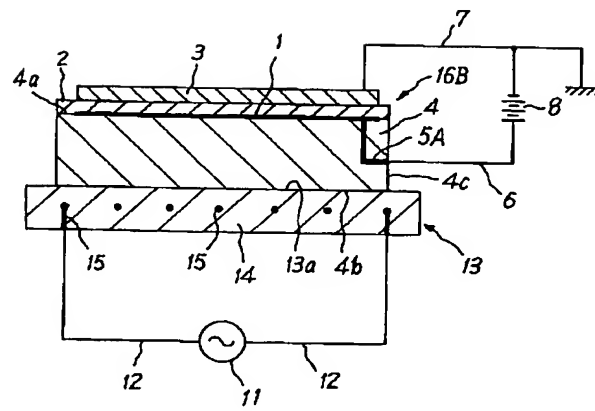
【図1】



【図2】



【圖4】



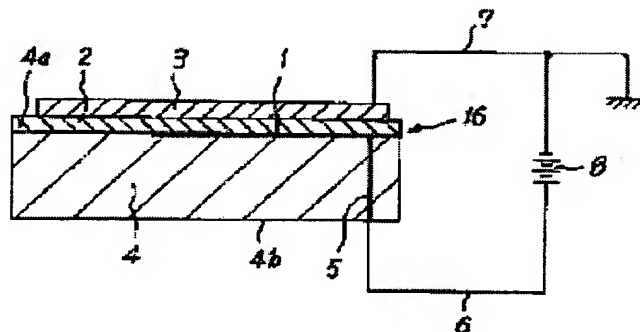
ELECTROSTATIC CHUCK

Patent number: JP5008140
Publication date: 1993-01-19
Inventor: UMEMOTO KOUICHI; USHIGOE RYUSUKE; ARAI YUSUKE
Applicant: NGK INSULATORS LTD
Classification:
- international: **B23Q3/15; B25J15/06; B65H5/00; H01L21/68; B23Q3/15; B25J15/06; B65H5/00; H01L21/67; (IPC1-7): B23Q3/15; B25J15/06; B65H5/00; H01L21/68**
- european:
Application number: JP19910301834 19911118
Priority number(s): JP19900418088 19901228

[Report a data error here](#)

Abstract of JP5008140

PURPOSE: To use an electrostatic chuck preferably for a heat CVD unit or the like to be used under conditions of high temperature and middle to high vacuum, prevent warping or distortion in a wafer in heat processing the wafer, and achieve a uniform heat for the whole surface of the wafer. **CONSTITUTION:** A film-type electrode 1 is formed on a main surface 4a of a disc-like ceramic substrate 4. An insulation dielectric layer 2 comprising silica nitride or the like is formed on the disc-like ceramic substrate 4 covering the film-type electrode 1 to be integrated. The film-like electrode 1 is thus included between the ceramic substrate and insulation dielectric layer 2. An electrode terminal 5 is embedded in the ceramic substrate 4, the film-type electrode 1 is connected with one end of the electrode terminal 5, and an electrode cable 6 is connected with the other end of the electrode terminal 5. This electrode cable 6 is connected with a positive pole of a DC power supply 8, and a negative pole of the DC power supply 8 is connected with a ground wire 7. The insulation dielectric layer 2 comprises ceramic of a pore ratio of 3% or less, and a pore diameter of 5 μ m or less for the maximum pore.



Data supplied from the **esp@cenet** database - Worldwide

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-008140

(43)Date of publication of application : 19.01.1993

(51)Int.Cl.

B23Q 3/15
B25J 15/06
B65H 5/00
H01L 21/68

(21)Application number : 03-301834

(71)Applicant : NGK INSULATORS LTD

(22)Date of filing : 18.11.1991

(72)Inventor : UMEMOTO KOUICHI
USHIGOE RYUSUKE
ARAI YUSUKE

(30)Priority

Priority number : 40241808

Priority date : 28.12.1990

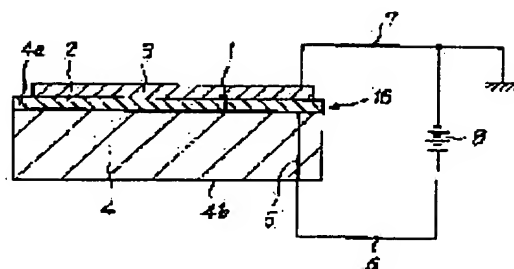
Priority country : JP

(54) ELECTROSTATIC CHUCK

(57)Abstract:

PURPOSE: To use an electrostatic chuck preferably for a heat CVD unit or the like to be used under conditions of high temperature and middle to high vacuum, prevent warping or distortion in a wafer in heat processing the wafer, and achieve a uniform heat for the whole surface of the wafer.

CONSTITUTION: A film-type electrode 1 is formed on a main surface 4a of a disc-like ceramic substrate 4. An insulation dielectric layer 2 comprising silica nitride or the like is formed on the disc-like ceramic substrate 4 covering the film-type electrode 1 to be integrated. The film-like electrode 1 is thus included between the ceramic substrate and insulation dielectric layer 2. An electrode terminal 5 is embedded in the ceramic substrate 4, the film-type electrode 1 is connected with one end of the electrode terminal 5, and an electrode cable 6 is connected with the other end of the electrode terminal 5. This electrode cable 6 is connected with a positive pole of a DC power supply 8, and a negative pole of the DC power supply 8 is connected with a ground wire 7. The insulation dielectric layer 2 comprises ceramic of a pore ratio of 3% or less, and a pore diameter of 5 μm or less for the maximum pore.



LEGAL STATUS

[Date of request for examination]

19.08.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 2501504

[Date of registration] 13.03.1996

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The electrostatic chuck characterized by said insulating dielectric layer consisting of ceramics with a pore diameter [of 3% or less of porosity, and the maximum pore] of 5 micrometers or less in the electrostatic chuck which covers one principal plane of an electrode with an insulating dielectric layer, is constituted, and adsorbs the adsorbate-ed electrostatic on this insulating dielectric layer.

[Claim 2] The electrostatic chuck according to claim 1 characterized by the ingredient of said ceramics being any one sort of silicon nitride, alumimium nitride, beryllia, a magnesia, a spinel, and the alumina of 97% or more of purity.

[Claim 3] The electrostatic chuck according to claim 1 which said electrode is formed in one principal plane of a ceramic base, and is formed so that said insulating dielectric layer may cover said electrode to the principal plane of one of these further.

[Claim 4] The electrostatic chuck according to claim 1 which said electrode was formed in one principal plane of a ceramic base, it was formed so that said insulating dielectric layer might cover said electrode to the principal plane of one of these further, the resistance heating element was laid under the interior of said ceramic base, and was constituted so that said adsorbate-ed could be heated by energizing to this resistance heating element and making it generate heat.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] In processing or inspecting the sample which consists of a dielectric material, a semiconductor material, etc., this invention relates to the electrostatic chuck which is fixed electrically and holds these samples.

[0002]

[Description of the Prior Art] In the process which processes or inspects a semi-conductor wafer, it is necessary to fix to the position of a processing machine or an inspection machine, and to hold a wafer. Conventionally, as semi-conductor wafer fixation in such a case, the all directions type of mechanical immobilization, a vacuum chuck, and an electrostatic chuck is known, for example, it is used for the object for conveyance of a semi-conductor wafer, exposure, membrane formation, micro processing, washing, dicing, etc.

[0003] On the other hand, especially, by semi-conductor wafer heating in membrane formation processes, such as CVD and a sputter, and temperature control, if temperature of the heated side of a semi-conductor wafer cannot be equalized, it will become the cause of the yield fall at the time of semiconductor production. In this case, in mechanical immobilization, since this whole semi-conductor wafer surface is not necessarily equally pressed down at the time of wafer heating even if it installs a semi-conductor wafer, for example in the wafer heating surface of a flatbed heater while membrane formation becomes an uniformity, in order that a pin may contact the front face of a semi-conductor wafer, curvature and distortion arise to a semi-conductor wafer, and a clearance is locally generated between some semi-conductor wafers and a flat wafer heating surface, and the crown of 10 to 3 or less Torr — in a vacuum, since heat conduction by the convection current of gas is very small, a temperature gradient becomes very large between the part which touches the heating surface among semi-conductor wafers, and the part which the clearance has produced. Moreover, the so-called vacuum chuck cannot use a sputter, a CVD system, etc. under the conditions of an inside high vacuum.

[0004] On the other hand, the electrostatic chuck can improve display flatness of a sample, can be fixed, and since it is easy handling, it is useful especially in the semi-conductor manufacture field.

[0005] The electrostatic chuck which holds a sample electrostatically uses the suction force of two capacitor plates by which the electric charge was carried out on the contrary, and consists of samples of an electrode, a dielectric layer and conductivity, or semiconductor. The adsorption power F of the sample in such an electrostatic chuck is greatly influenced by the dielectric layer between an electrode, conductivity, or a semiconductor sample, and, generally is expressed by the dielectric type.

$F = (1/2) \epsilon_0 \epsilon_r S^2 (V/t)^2$ (1), however ϵ_r : Specific-inductive-capacity ϵ_0 of a dielectric layer: Dielectric-constant-of-vacuum S: Electrode surface product V: Applied voltage t: Thickness of a dielectric layer [0006] Above (1) It is specific-inductive-capacity ϵ_r of a dielectric layer, so that thickness t of a dielectric layer is thin, as shown in a formula. Even if it uses it by the low battery, the fixed adsorption power F can be acquired, so that it is large. Moreover, applied voltage can be enlarged, so that the withstand voltage of a

dielectric layer is high. Furthermore, since a sample is repeatedly fixed to a dielectric layer, abrasion resistance is required.

[0007] Conventionally, the polyimide film or the ceramic film was used for the application of an electrostatic chuck as a dielectric layer. (The 128-133 pages of for example, the "application mechanical-engineering" magazine May, 1989 issues etc.).

[0008]

[Problem(s) to be Solved by the Invention] However, when the polyimide film was used as a dielectric layer of an electrostatic chuck, the problem was in abrasion resistance. Moreover, in any (using the polyimide film and the ceramic film) case, at an elevated temperature 200 degrees C or more, since the fall of withstand voltage was remarkable, there was a problem that sufficient adsorption power for it to become impossible to impress a big electrical potential difference, and hold a wafer etc. was not acquired. That is, the conventional electrostatic chuck was what can be used only to at most 200 degrees C. This invention tends to cancel the technical problem mentioned above, and tends to offer an elevated temperature 200 degrees C or more and a desirable electrostatic chuck usable to the temperature of 400 degrees C or more.

[0009]

[Means for Solving the Problem] This invention covers one principal plane of an electrode with an insulating dielectric layer, is constituted, and relates to the electrostatic chuck characterized by said insulating dielectric layer consisting of ceramics with a pore diameter [of 3% or less of porosity, and the maximum pore] of 5 micrometers or less in the electrostatic chuck which adsorbs a sample electrostatically on this insulating dielectric layer.

[0010]

[Example]

(Example 1) Drawing 1 is the outline sectional view showing the electrostatic chuck 18 concerning the example of this invention. One in drawing is a film-like electrode and is formed in one principal plane 4a of the disc-like ceramic base 4. And the insulating dielectric layer 2 which consists of silicon nitride is formed and unified on one principal plane 4a of the disc-like ceramic base 4 so that this film-like electrode 1 may be covered. Thereby, the film-like electrode 1 is built in between the ceramic base 4 and the insulating dielectric layer 2. An electrode terminal 5 is laid under the interior of the ceramic base 4, the film-like electrode 1 is connected to the end of this electrode terminal 5, and the electrode cable 6 is connected to the other end of an electrode terminal 5. This electrode cable 6 is connected to the positive electrode of DC power supply 8, and the negative electrode of DC power supply 8 is connected to an earth wire 7. [0011] In case this electrostatic chuck is operated, the adsorbate-ad can be fixed and held on the insulating dielectric layer 2 by laying the adsorbate-ad of semi-conductor wafer 3 grade in the top face of the insulating dielectric layer 2, contacting an earth wire 7 to the adsorbate-ad, and impressing an electrical potential difference between this adsorbate-ad and the film-like electrode 1. In order to acquire big adsorption power in an electrostatic chuck, it becomes conditions that resistance of a dielectric layer is low to some extent, and the volume resistivity is specifically made the optimal [1010 - 1012 ohm-cm extent].

[0012] Since the insulating dielectric layer of this example consists of silicon nitride, it can be used, for example for semiconductor fabrication machines and equipment, such as a heat CVD system. That is, although an insulating dielectric layer is heated by a maximum of 600 degrees C in a heat CVD system, even if heated by this temperature, the volume resistivities of the insulating dielectric layer 2 constituted with silicon nitride are 1010ohm-cm, and it is because it stops at a suitable value to acquire adsorption power electrostatically. Furthermore, in this example, as an insulating dielectric layer 2, since the pore diameter of the maximum pore uses [porosity] silicon nitride 5 micrometers or less 3% or less, it becomes possible even for a 600-degree C elevated temperature to impress [of direct current voltage required to adsorb a wafer etc. since the withstand voltage of the insulating dielectric layer 2 is high], and sufficient adsorption power is acquired. They are [as opposed to / when thickness of a dielectric layer 2 is set to 300 micrometers in this example using the above-mentioned silicon nitride at the insulating dielectric layer 2 and it considers as 600 temperature / impression direct-current-

http://www4.ipdl.ncipi.go.jp/cgi-bin/tran_web.cgi_ejje

2008/02/13

http://www4.ipdl.ncipi.go.jp/cgi-bin/tran_web.cgi_ejje

2008/02/13

voltage 1000V] 1000 g/cm². Adsorption power was acquired.

[0013] On the other hand, when porosity uses for the insulating dielectric layer 2 the silicon nitride whose pore diameter of 10% and the maximum pore is 20 micrometers, it sets in temperature of 600 degrees C, and it is adsorption power 1000 g/cm². Before obtaining, the ceramic dielectric layer carried out dielectric breakdown, and was not able to use it as an electrostatic chuck.

[0014] In addition, the porosity of the silicon nitride used for the insulating dielectric layer 2 measured and obtained the sample which are the same conditions and was created by the Archimedes method. Moreover, the average with the 50 maximum pores which observed ten places of a polished surface with the scanning electron microscope showed the pore diameter of the maximum pore about five samples too created on the same conditions.

[0015] The reason from which the electrical potential difference which can be impressed as mentioned above differed with the porosity of the silicon nitride used for the insulating dielectric layer 2 and the pore diameter of the maximum pore is considered as follows. That is, since the dielectric constant of the pore in the ceramics is equal to that of air, when much pores exist in the ceramics, the dielectric constant of the efficiency of the ceramics will fall, this — a logarithm — when it thinks by the mixing rule, the decline in a dielectric constant in case 3% of pores exists, for example is about 7%, but if pore exists no less than 10%, the decline in a dielectric constant will also become 20%. Therefore, even if it impresses the same electrical potential difference, the electrostatic adsorption power acquired declines greatly. Moreover, compared with the part of bulk, twice [specific-inductive-capacity] as many electric field as bulk are built over the pore in the ceramics, and it is so easy to discharge in it. Furthermore, withstand voltage is the abbreviation 1/2 for the pore diameter of the maximum pore which exists in the ceramics as measurement results, such as an artifact, show to drawing 2. It seems that it changes in proportion to **. For example, when the pore diameter of the maximum pore shown in the example of a comparison was 20 micrometers, withstand voltage was halved compared with the case of 5 micrometers of an example. For this reason, since there is much pore in the case of the example of a comparison, the dielectric constant of efficiency falls, and since temperature is still as high as 600 degrees C, withstand voltage falls — in addition, since pore is large, it is thought that it became impossible to impress direct current voltage required to acquire necessary adsorption power from original withstand voltage being low.

[0016] The above-mentioned example showed the case where an insulating dielectric layer consisted of silicon nitride. However, in an elevated temperature, for example, 600 degrees C, it is going to just guess easily from the above-mentioned explanation that it is what can use other dielectric ingredients as an example. For this reason, since there is much pore in the case of 5 micrometers of an example, for this reason, since there is much pore in the case of the example of a comparison, the dielectric constant of efficiency falls, and since temperature is still as high as 600 degrees C, withstand voltage falls — in addition, since pore is large, it is thought that it became impossible to impress direct current voltage required to acquire necessary adsorption power from original withstand voltage being low.

[0017] In addition, although this example showed the ingredient of an insulating dielectric layer, the ceramic base 4 shown in drawing 1, can also consist of same ingredients as the above-mentioned insulating dielectric layer. In this case, since it is possible for heat expansion of an insulating dielectric layer and a ceramic base to be in agreement, and to fabricate both to one, it is more suitable.

[0018] (Example 2) this invention person advanced research focusing on the technique of heat-treating especially a semi-conductor wafer, based on the knowledge shown in the above-mentioned example 1. As mentioned already, the electrostatic chuck which operates at a truly elevated temperature about 600 degrees C once was realizable. However, in order to actually have heated the semi-conductor wafer etc., it turned out that the problem also remains.

[0019] That is, this invention person examined heating using equipment as first shown in drawing 4 roughly, adsorbing the semi-conductor wafer 3. It sets here and is electrostatic chuck 16B. The configuration of the very thing is the same as the configuration of the electrostatic chuck 16 mentioned above. However, terminal 5A was made crooked about 90 degrees, one edge of

terminal 5A was connected to the film-like electrode 1, and the other end was exposed to side peripheral surface 4c of the ceramic base 4. Such electrostatic chuck 16B It can be used good in an elevated temperature and a high vacuum.

[0020] Such electrostatic chuck 16B (or 16) Although it was the translation heated considering as a premise and adsorbing a semi-conductor wafer, it turned out that it is difficult to perform this heating good. That is, this invention person is exoergic side 13a of the stainless steel heater 13. Principal plane 4b of another side of the ceramic base 4 was laid. In this stainless steel heater 13, the disc-like base 14 is formed from stainless steel, and the resistance heating element 15 is laid under the interior of the disc-like base 14. A cable 12 is connected to the both ends of the resistance heating element 15, respectively, and the cable 12 of a pair is connected to AC power supply 11 to them.

[0021] However, with the equipment for semi-conductor manufacture which needs a super clean condition, corrosive gas, such as chlorine-based gas and fluorine system gas, is used as the gas for deposition, the gas for etching, and gas for cleaning. For this reason, within the equipment for semi-conductor manufacture, since hot corrosive gas was exposed to stainless steel, the particle which is not desirable occurred.

[0022] Furthermore, the front face and the semi-conductor wafer 3 of the insulating dielectric layer 2 are stuck. However, exoergic side 13a of the stainless steel heater 13 It has not necessarily stuck completely and principal plane 4b is 100, mum. The following clearances are generated. Few of this clearance is serious in semiconductor fabrication machines and equipment. That is, if there is a pressure of 1 or more Torr, since the behavior of a gas molecule is in a viscous flow region and the heat transfer (heat transfer) by the gas molecule occurs, it is exoergic side 13a. Heat is electrostatic chuck 16B. It is transmitted comparatively well. However, in the inside high vacuum of 10 to 3 or less Torr, the behavior of a gas makes it a molecular flow region henceforth, and conduction by the convection current of gas becomes very small.

[0023] For this reason, under inside high vacuum conditions, it is exoergic side 13a. Even if heat is not well transmitted between principal plane 4b, but heat loss becomes large and it moreover changed the output of the stainless steel heater 13, the responsibility of the temperature change of the semi-conductor wafer 3 was bad. And even if there is size and the magnitude of a clearance changes also to the magnitude of a clearance a little by the location, temperature changes quite remarkably. For this reason, it was also difficult to cover the whole surface and to heat the semi-conductor wafer 3 to homogeneity.

[0024] Then, this invention person is electrostatic chuck 16A as roughly shown in drawing 3. It developed. This electrostatic chuck 16A inside, since the configuration of the film-like electrode 1, the insulating dielectric layer 2, and terminal 5 grade is the same as that of what was shown in drawing 1, a part of that explanation may be omitted.

[0025] The resistance heating element 10 is laid under the interior of the disc-like ceramic base 4. If ceramic base 4 the very thing is superficially seen from the principal plane 4a side, the resistance heating element 10 is laid underground spirally. If the configuration of resistance heating element 10 the very thing is seen, it is wound spirally. The cylindrical shape-like terminal 9 is connected to the both ends of the resistance heating element 10, respectively, and each terminal 9 is being laid underground and fixed to them by the ceramic base 4. The end face of each terminal 9 is exposed to principal plane 4b, respectively, and the cable 12 is joined to these end faces. The cable 12 of a pair is connected to AC power supply 11, respectively. It energizes to the resistance heating element 10, and it is made to generate heat by operating the switch which carried out the illustration abbreviation.

[0026] As for the quality of the material of the resistance heating element 10 and a terminal 9, it is desirable that the ceramic base 4 and coefficient of thermal expansion consider as a near thing. When the ceramic base 4 is formed with silicon nitride, it is desirable to use the quality of the material of a resistance heating element as a tungsten, molybdenum, platinum, etc.

[0027] In case the semi-conductor wafer 3 is heat-treated, a wafer 3 is installed in the wafer adsorption side of the insulating dielectric layer 2, and an earth wire 7 is contacted to a wafer 3. And positive charge is accumulated in the film-like electrode 1, polarization of the insulating

http://www4.ipdl.ncipi.go.jp/cgi-bin/tran_web.cgi_ejje

2008/02/13

http://www4.ipdl.ncipi.go.jp/cgi-bin/tran_web.cgi_ejje

2008/02/13

BEST AVAILABLE COPY

dielectric layer 2 is carried out, and positive charge is stored up in the wafer adsorption side side of the insulating dielectric layer 2. A negative charge is stored up in a wafer 3 and a wafer 3 is made to stick to a wafer adsorption side with the Coulomb attraction between a dielectric layer 2 and a wafer 3 with it. With this, the resistance heating element 10 is made to generate heat, and a wafer adsorption side is heated to predetermined temperature.

[0028] According to such an electrostatic chuck, adsorbing [to a wafer adsorption side] a wafer 3 according to Coulomb force on the whole surface, a wafer adsorption side can be heated to coincidence and a wafer can be heated, therefore — especially — the crown — in a vacuum, it can continue all over a wafer, the flatter nature of temperature can become good, the wafer 3 whole can be made to soak-ize, and the fall of the soak nature of the wafer W by the clearance between a wafer 3 and a wafer heating surface does not arise. Therefore, it can continue all over a wafer, heat treatment of a wafer 3 can be carried out to homogeneity, and the yield fall of a semi-conductor can be prevented.

[0029] Furthermore, since the resistance heating element 10 is laid under the interior of the ceramic base 4 and the film-like electrode 1 is built in between the insulating dielectric layer 2 and the ceramic base 4, contamination like [in the case of using a stainless steel heater] is not produced. Furthermore, since the resistance heating element 10 which is a heat source is laid underground in the ceramic base 4, compared with installing a heat source in the exterior of an electrostatic chuck, thermal efficiency is alike and high. As especially the heat from an external heat source was mentioned above under the inside high vacuum of 10 to 3 or less Torrs, very much, it is that of a pile and it is very effective for propagation to make a resistance heating element build in an electrostatic chuck like this example.

[0030] The experiment which compares soak nature with thermal efficiency was conducted about each heating facility shown in drawing 3 and drawing 4. As the quality of the material of the ceramic base 4 and the insulating dielectric layer 2, it is the pore diameter of 3 micrometers of 2% of porosity, and the maximum pore. The silicon nitride ceramics was used. The diameter of the semi-conductor wafer 3 was made into 8 inches. The stainless steel heater 13 and electrostatic chuck 16B It receives mutually, pressurizes and is exoergic side 13a. It is a clearance between principal plane 4b 100 μm It considered as the following. The pressure in semiconductor fabrication machines and equipment was set to 1×10^{-6} Torr, and applied voltage of AC power supply 11 was set to 1000V.

[0031] In the equipment shown in drawing 3, when the mean temperature of semi-conductor wafer 3 front face became 300 **, the skin temperature of the insulating dielectric layer 2 was 320 **, and the variation in the skin temperature of the semi-conductor wafer 3 was **3 degrees C. In the equipment shown in drawing 4, when the mean temperature of the front face of the semi-conductor wafer 3 became 300 **, the skin temperature of the stainless steel heater 13 was 580 **, and the variation in the skin temperature of the semi-conductor wafer 3 was **15 degrees C.

[0032]

[Effect of the Invention] Since according to the electrostatic chuck concerning this invention a volume resistivity with a suitable insulating dielectric layer to demonstrate the static electricity-adsorption power and a dielectric constant are held, and the insulating dielectric layer is constituted from silicon nitride with a pore diameter [of 3% or less of porosity, and the maximum pore] of 5 micrometers or less etc., for example it does not fall [withstand voltage is also large and] in the elevated temperature of a heat CVD system etc., and an inside high vacuum, a semi-conductor wafer etc. can be adsorbed.

[Translation done.]

* NOTICES *

JPO and NCIPJ are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the outline sectional view showing the electrostatic chuck 18 concerning the example of this invention.

[Drawing 2] It is the graph in the temperature of 600 degrees C which shows the relation between withstand voltage and the magnitude of the maximum pore of the silicon nitride ceramics of this example.

[Drawing 3] Electrostatic chuck 18A It is the shown outline sectional view.

[Drawing 4] The stainless steel heater 13 and electrostatic chuck 18B It is the outline sectional view showing the condition of having put.

[Description of Notations]

1 Film-like Electrode

2 Insulating Dielectric Layer

3 Semi-conductor Wafer

4 Ceramic Base

4a One principal plane

4b The principal plane of another side

5 5A Electrode terminal

6 Electrode Cable

7 Earth Wire

8 DC Power Supply

9 Terminal

10 Resistance Heating Element

18, 18A, 18B Electrostatic chuck concerning the example of this invention

[Translation done.]

BEST AVAILABLE COPY